

UNIVERSITI SAINS MALAYSIA
Peperiksaan Semester Kedua
Sidang Akademik 1990/91

Mac/April 1991

IOK 205/3 - Teknologi Mikropemproses

Masa: [3jam]

Sila pastikan bahawa kertas peperiksaan in mengandungi SEBELAS
mukasurat yang bercetak sebelum anda memulakan peperiksaan ini.
(Termasuk Lampiran)

Jawab 5(LIMA) soalan. Semua soalan mesti dijawab di dalam
Bahasa Malaysia.

Semua soalan mengandungi nilai yang sama.

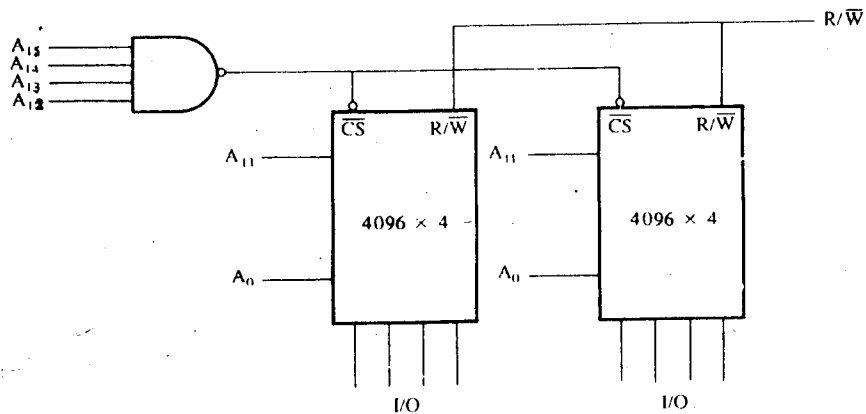
1. (a) Apakah peranti-peranti tiga keadaan dan kenapakah ianya diperlukan di dalam sistem terhala bas.

[30 markah]

- (b) Jika saiz chip ingatan ialah 256×1 bits, berapa banyakkah chip yang diperlukan untuk membuat 1K (1024) byte ingatan.

[15 markah]

- (c) Nyatakan peta ingatan bagi berikut :



[25 markah]

- (d) Nyatakan empat isyarat kawalan yang biasanya digunakan di dalam 8085 dan jelaskan fungsinya.

[30 markah]

2. (a) Apabila mikropemproses membaca satu liang input, arahan IN tidak mengesetkan sebarang bendera. Jika bacaan input adalah sifar, arahan logik yang manakah boleh digunakan untuk mengesetkan bendera sifar, tanpa memberi kesan kepada kandungan penumpuk?

[25 markah]

- (b) Tulis satu aturcara untuk memuatkan dua angka tak bertanda di dalam Daftar B dan Daftar C mengikut tertib. Tolak (C) dari (B). Jika jawapan adalah di dalam pelengkap-dua, tukarkan jawapan kepada magnitud mutlak dan paparkannya pada LIANG 1; jika tidak, paparkan jawapan positif.

(B) = 42H (C) = 69H

[75 markah]

3. (a) Suhu dua relau diawasi oleh mikrokomputer. Satu set yang mempunyai lima bacaan yang direkodkan oleh lima penderia suhu, disimpan pada kedudukan ingatan XX500H.

Satu set padanan dengan lima bacaan dari relau kedua disimpan pada lokasi ingatan bermula pada XX60H. Tiap-tiap bacaan dari set pertama dijangka mempunyai nilai yang lebih tinggi dari bacaan yang berpadanan di dalam set kedua.

Binakan satu gambarajah aliran dan tulis satu aturcara untuk menyemak samada tiap-tiap bacaan dari set pertama adalah lebih tinggi dari bacaan yang berpadanan di dalam set kedua. Jika kesemua bacaan dari set pertama adalah lebih tinggi dari bacaan berpadanan pada set kedua, hidupkan bit D_0 pada LIANG 1 output. Jika salah satu dari bacaan dari set pertama adalah rendah dari bacaan berpadanan pada set kedua, hentikan proses dan output FF sebagai isyarat kecemasan pada LIANG 1 output.

Data (H) Set pertama : 82, 89, 78, 8A, 8F

Set kedua : 71, 74, 7A, 82, 77

[70 markah]

- (b) Kirakan lengah masa di dalam gelung di bawah. Anggapkan tempoh jam bagi sistem ini ialah $0.3 \mu s$.

Label -----	Mnemonics -----	Keadaan T -----
	LX1 B, 12FFH	10
DELAY :	DCX B	6
	XTHL	16
	XTHL	16
	NOP	4
	MOV A, C	4
	ORA B	4
	JNZ DELAY	10

[30 markah]

4. (a) Baca aturcara di bawah dan jawab soalan-soalan di bawah

Bilangan Garisan -----	Mnemonics -----
1	LX1 SP, 0400H
2	LX1 B, 2055H
3	LX1 H, 22FFH
4	LX1 D, 2090H
5	PUSH H
6	PUSH B
7	MOV A, L
.	.
.	.
.	.
20	POP H

- (i) Apakah kandungan daftar SP selepas pelaksanaan Garis 1?
- (ii) Apakah kedudukan ingatan tinda di mana byte data pertama akan disimpan.
- (iii) Apakah yang disimpan di dalam kedudukan ingatan 03FEH apabila garis 5 dilaksanakan?
- (iv) Selepas pelaksanaan garis 6, apakah alamat di dalam daftar penunjuk tinda?
- (v) Tentukan kandungan pasangan daftar HL selepas pelaksanaan garis 20.

[50 markah]

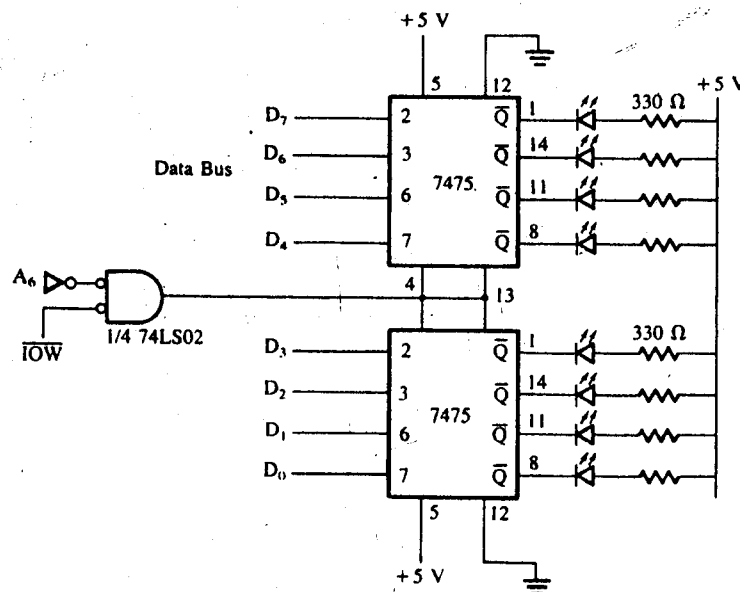
- (b) Dengan menggunakan satu aturcara contoh, tunjukkan bagaimana kandungan daftar Bendera boleh dipaparkan pada Liang output dan bagaimana bendera yang diberi boleh disetkan dan diset-semula.

[50 markah]

5. (a) Jelaskan dan bandingkan I/O persisian dan I/O peta ingatan.

[40 markah]

- (b) Bagi rajah skematik di bawah, jawab soalan-soalan berikut :



- (i) Tentukan alamat liang output, anggapkan garisan alamat 'tak peduli' adalah pada logik 1.
- (ii) Apakah alamat peranti jika kesemua garisan tak peduli adalah pada logik 0?
- (iii) Apakah alamat liang jika garis alamat A_{15} disambung menggantikan A_7 ?

[20 markah]

- (c) Terangkan pertelagahan bus (bus contention) dengan menggunakan gambarajah pemasangan dan cadangkan satu kaedah untuk menghilangkannya.

[40 markah]

6. (a) Terangkan pindaan DMA.

[60 markah]

- (b) Aturcara utama disimpan bermula pada 0100H. Aturcara utama (pada 0120H) memanggil subrutin pada 0150H, dan apabila mikropemproses melaksanakan suruhan pada lokasi 0151H, ia disampuk. Fahamkan program di bawah dan jawab soalan-soalan berikut dengan memberi penjelasan bagi jawapab-jawapan anda.

Label -----	Alamat Ingatan -----	Mnemonics -----
Mula :	0100	LXI SP, 0400H
	0103	EI
	0120	CALL 0150H
Sub :	0150	PUSH B
	0151	LXI B, 10FFH
	0154	MOV C, A
	015E	POP B
	015F	RET

- (i) Tentukan kandungan lokasi tindaan 03FFH
- (ii) Tentukan lokasi-lokasi tindaan di mana kandungan register B dan register C disimpan.
- (iii) Apabila aturcara disampuk, apakah alamat ingatan yang disimpan di dalam tindaan.

[40 markah]

7. (a) Jelaskan proses data input/output dengan berjabat tangan (HAND SHAKING).

[60 markah]

- (b) Terangkan piawai RS232-C bagi perhubungan data.

[40 markah]

oooo00000oooo

intel
8085/8080
Assembly Language
Reference Card

March 1979



©Intel Corporation, 1979

597-5187

DATA TRANSFER GROUP

Move	Move (cont)	Move Immediate
MOV [A,A] 7F	[E,A] 5F	[A, byte] 3E
[A,B] 78	[E,B] 58	[B, byte] 06
[A,C] 79	[E,C] 59	[C, byte] 0E
[A,D] 7A	[E,D] 5A	[D, byte] 16
[A,E] 7B	[E,E] 5B	[E, byte] 1E
[A,H] 7C	[E,H] 5C	[H, byte] 26
[A,L] 7D	[E,L] 5D	[L, byte] 2E
[A,M] 7E	[E,M] 5E	[M, byte] 36
MOV [B,A] 47	[H,A] 67	
[B,B] 40	[H,B] 60	
[B,C] 41	[H,C] 61	
[B,D] 42	[H,D] 62	
[B,E] 43	[H,E] 63	
[B,H] 44	[H,H] 64	
[B,L] 45	[H,L] 65	
[B,M] 46	[H,M] 66	
MOV [C,A] 4F	[L,A] 6F	
[C,B] 48	[L,B] 68	
[C,C] 49	[L,C] 69	
[C,D] 4A	[L,D] 6A	
[C,E] 4B	[L,E] 6B	
[C,H] 4C	[L,H] 6C	
[C,L] 4D	[L,L] 6D	
[C,M] 4E	[L,M] 6E	
MOV [D,A] 57	[M,A] 77	
[D,B] 50	[M,B] 70	
[D,C] 51	[M,C] 71	
[D,D] 52	[M,D] 72	
[D,E] 53	[M,E] 73	
[D,H] 54	[M,H] 74	
[D,L] 55	[M,L] 75	
[D,M] 56		
	XCHG EB	

byte = constant, or logical/arithmetic expression that evaluates to an 8-bit data quantity. (Second byte of 2-byte instructions).

dbt = constant, or logical/arithmetic expression that evaluates to a 16-bit data quantity. (Second and Third bytes of 3-byte instructions).

adr = 16-bit address (Second and Third bytes of 3-byte instructions).

* = all flags (C, Z, S, P, AC) affected.

** = all flags except CARRY affected; (exception: INX and DCX affect no flags).

† = only CARRY affected.

All mnemonics copyright ©Intel Corporation 1978.

ARITHMETIC AND LOGICAL GROUP

Add*	Increment**	Logical*
ADD [A] 87	[A] 3C	[A] A7
[B] 80	[B] 04	[B] A0
[C] 81	[C] 0C	[C] A1
[D] 82	[D] 14	[D] A2
[E] 83	[E] 1C	[E] A3
[H] 84	[H] 24	[H] A4
[L] 85	[L] 2C	[L] A5
[M] 86	[M] 34	[M] A6
ADC [A] 8F	[B] 03	[A] AF
[B] 88	[D] 13	[B] A8
[C] 89	[H] 23	[C] A9
[D] 8A	[SP] 33	[D] AA
[E] 8B		[E] AB
[H] 8C		[H] AC
[L] 8D		[L] AD
[M] 8E		[M] AE
Subtract*	Decrement**	
[A] 97	[A] 3D	[A] B7
[B] 90	[B] 05	[B] B0
[C] 91	[C] 0D	[C] B1
[D] 92	[D] 15	[D] B2
[E] 93	[E] 1D	[E] B3
[H] 94	[H] 25	[H] B4
[L] 95	[L] 2D	[L] B5
[M] 96	[M] 35	[M] B6
SBB [A] 9F	[B] 0B	[A] BF
[B] 98	[D] 1B	[B] B8
[C] 99	[H] 2B	[C] B9
[D] 9A	[SP] 3B	[D] BA
[E] 9B		[E] BB
[H] 9C		[H] BC
[L] 9D		[L] BD
[M] 9E		[M] BE
Double Add†	Rotate†	Arith & Logical Immediate
DAD [B] 09	RLC 07	ADI byte C6
[D] 19	RRC 0F	ACI byte CE
[H] 29	RAL 17	SUI byte D6
[SP] 39	RAR 1F	SBI byte DE
		ANI byte E6
		XRI byte EE
		ORI byte FE
		CPI byte FE

BRANCH CONTROL GROUP

Jump
JMP adr C3
JNZ adr C2
JZ adr CA
JNC adr D2
JC adr DA
JPO adr E2
JPE adr EA
JP adr F2
JM adr FA
PCHL E9
Call
CALL adr CD
CNZ adr C4
CZ adr CC
CNC adr D4
CC adr DC
CPO adr E4
CPE adr EC
CP adr F4
CM adr FC
Return
RET C9
RNZ C0
RZ C8
RNC D0
RC D8
RPO E0
RPE E8
RP F0
RM F8

Restart

RST [0] C7
[1] CF
[2] D7
[3] DF
[4] E7
[5] EF
[6] F7
[7] FF

I/O AND MACHINE CONTROL

Stack Ops
PUSH [B] C5
[D] D5
[H] E5
[PSW] F5
POP [B] C1
[D] D1
[H] E1
[PSW*] F1
XTHL E3
SPHL F9
Input/Output
OUT byte D3
IN byte DB
Control
DI F3
EI FB
NOP 00
HLT 76
New Instructions (8085 Only)
RIM 20
SIM 30

ASSEMBLER REFERENCE

Operators
(.)
NUL
LOW, HIGH
*, MOD, SHL, SHR
+-
NOT
AND
OR, XOR

ASSEMBLER REFERENCE (Cont.)

Pseudo Instruction
General:
ORG
END
EQU
SET
DS
DB
DW
Macros:
MACRO
ENDM
LOCAL
REPT
IRP
IRPC
EXITM
Relocation:
ASEG NAME
DSEG STKLN
CSEG STACK
PUBLIC MEMORY
EXTRN

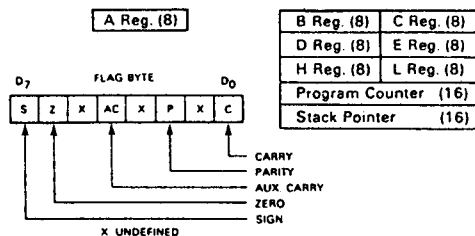
Conditional Assembly:

IF
ELSE
ENDIF

Constant Definition

0BDH } Hex
1AH } Hex
105D } Decimal
105 } Decimal
720 } Octal
72Q } Octal
11011B } Binary
00110B } Binary
'TEST' } ASCII
'A'B' } ASCII

INTERNAL REGISTER ORGANIZATION

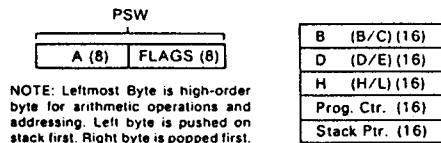


Flag Condition	Jump	Call	Return
Zero=True	JZ CA	CZ CC	RZ C8
Zero=False	JNZ C2	CNZ C4	RNZ C0
Carry=True	JC DA	CC DC	RC D8
Carry=False	JNC D2	CNC D4	RNC D0
Sign=Positive	JP F2	CP F4	RP F0
Sign=Negative	JM FA	CM FC	RM F8
Parity=Even	JPE EA	CPE EC	RPE E8
Parity=Odd	JPO E2	CPO E4	RPO E0
Unconditional	JMP C3	CALL CD	RET C9

ACCUMULATOR OPERATIONS

	Code	Function
XRA A	AF	Clear A and Clear Carry
ORA A	87	Clear Carry
CMC	3F	Complement Carry
CMA	2F	Complement Accumulator
STC	37	Set Carry
RLC	07	Rotate Left
RRC	0F	Rotate Right
RAL	17	Rotate Left Thru Carry
RAR	1F	Rotate Right Thru Carry
DAA	27	Decimal Adjust Accum.

REGISTER-PAIR ORGANIZATION



NOTE: Leftmost Byte is high-order byte for arithmetic operations and addressing. Left byte is pushed on stack first. Right byte is popped first.

REGISTER PAIR AND STACK OPERATIONS

	PSW (A/F)	B (B/C)	D (D/E)	H (H/L)	SP	PC	Function
INX		03	13	23	33		Increment Register Pair
DCX		0B	1B	2B	3B		Decrement Register Pair
LDAX		0A	1A	7E(1)			Load A Indirect (Reg. Pair holds Adrs)
STAX		02	12	77(2)			Store A Indirect (Reg. Pair holds Adrs)
LHLD				2A			Load H/L Direct (Bytes 2 and 3 hold Adrs)
SHLD				22			Store H/L Direct (Bytes 2 and 3 hold Adrs)
LXI		01	11	21	31	C3(3)	Load Reg. Pair Immediate (Bytes 2 and 3 hold immediate data)
PCHL						E9	Load PC with H/L (Branch to Adrs in H/L)
XCHG							Exchange Reg. Pairs D/E and H/L
DAD		09	19	29	39		Add Reg. Pair to H/L
PUSH	F5	C5	D5	E5			Push Reg. Pair on Stack
POP	F1	C1	D1	E1			Pop Reg. Pair off Stack
XTHL							Exchange H/L with Top of Stack
SPHL					F9		Load SP with H/L

Notes: 1. This is MOV A,M. 2. This is MOV M,A. 3. This is JMP.

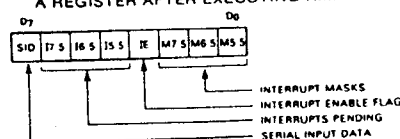
RESTART TABLE

Name	Code	Restart Address
RST 0	C7	0000 ₁₆
RST 1	CF	0008 ₁₆
RST 2	D7	0010 ₁₆
RST 3	DF	0018 ₁₆
RST 4	E7	0020 ₁₆
TRAP	Hardware*	0024 ₁₆
RST 5	EF	0028 ₁₆
RST 5.5	Hardware*	002C ₁₆
RST 6	F7	0030 ₁₆
RST 6.5	Hardware*	0034 ₁₆
RST 7	FF	0038 ₁₆
RST 7.5	Hardware*	003C ₁₆

*NOTE: The hardware functions refer to the on-chip interrupt feature of the 8085 only.

USE OF THE A REGISTER BY RIM AND SIM INSTRUCTIONS (8085 ONLY)

A REGISTER AFTER EXECUTING RIM



A REGISTER BEFORE EXECUTING SIM

